

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有機関  
国際事務局(43) 国際公開日  
2004年1月8日 (08.01.2004)

PCT

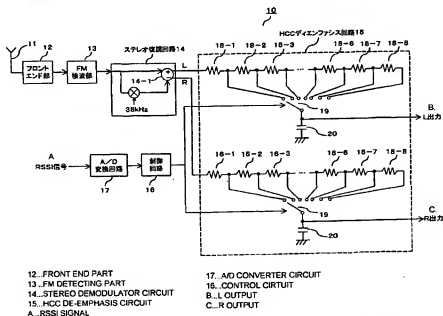
(10) 国際公開番号  
WO 2004/004145 A1

- (51) 国際特許分類: H04B 1/16, H04H 5/00  
(21) 国際出願番号: PCT/JP2003/008004  
(22) 国際出願日: 2003年6月24日 (24.06.2003)  
(25) 国際出願の言語: 日本語  
(26) 国際公開の言語: 日本語  
(30) 優先権データ: 特願2002-190394 2002年6月28日 (28.06.2002) JP  
(71) 出願人 (米国を除く全ての指定国について): 株式会社豊田自動機機 (KABUSHIKI KAISHA TOYOTA JIDOSHO KK) [JP/JP]; 〒448-8671 愛知県刈谷市豊田町2丁目1番地 Aichi (JP), 新潟精密株式会社 (NIIGATA SEIMITSU CO., LTD.) [JP/JP]; 〒943-0834 新潟県上越市西城町2丁目5番13号 Niigata (JP).  
(72) 発明者: および  
(75) 発明者/出願人 (米国についてのみ): 古池 剛 (KOIKE, Tsuyoshi) [JP/JP]; 〒448-8671 愛知県刈谷市豊田町2丁目1番地 株式会社豊田自動機機内 Aichi (JP), 宮城 弘 (MIYAGI, Hiroshi) [JP/JP]; 〒943-0834 新潟県上越市西城町2丁目5番13号 新潟精密株式会社内 Niigata (JP).  
(74) 代理人: 大曾 義之 (OSUGA, Yoshiyuki); 〒102-0084 東京都千代田区二番町8番地20二番ビル3F Tokyo (JP).  
(81) 指定国 (国内): CN, KR, US.  
(84) 指定国 (広域): ヨーロッパ特許 (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PT, RO, SE, SI, SK, TR).  
送付公開書類:  
— 国際調査報告書

[続葉有]

(54) Title: RECEIVER

(54) 発明の名称: 受信機



(57) Abstract: The time constant of an HCC de-emphasis circuit (15), which is connected in the stage following a stereo demodulator circuit (14) for demodulating a received signal and which has both a high-cut control function and a de-emphasis function, is made variable based on the reception level.

(57) 要約: 受信信号を復調するステレオ復調回路 14 の後段に接続される、ハイカットコントロール機能とディエンファシス機能を併せ持つ HCC ディエンファシス回路 15 の時定数を受信レベルに基づいて可変させる。

WO 2004/004145 A1



2文字コード及び他の略語については、定期発行される  
各PCTガゼットの巻頭に掲載されている「コードと略語  
のガイダンスノート」を参照。

## 明 細 書

## 受信機

## 5 技術分野

本発明は、送信側で強調された信号の周波数成分を受信側で復調後に元に戻すディエンファシス回路を備える受信機に関する。

## 背景技術

- 10 受信機、特に、FM (Frequency Modulation) 受信機において、ディエンファシス回路の他にも、受信信号の受信レベルの低下時に、その受信信号の高周波成分を減衰し、聴感特性を良くするHCC (High Cut Control) 回路が備えられているものが知られている。

図1は、従来の受信機40を説明する図である。

- 15 図1に示す受信機40は、アンテナ41と、フロントエンド部42と、FM検波部43と、ステレオ復調回路44と、ディエンファシス回路45とを備えている。なお、フロントエンド部42は、受信信号の同調処理を行う以外にも、搬送周波数帯域から中間周波数に周波数を変換する処理なども行う。

- 上記FM検波部43は、フロントエンド部42で処理された受信信号からL  
20 (Left) + R (Right) 成分信号及びL-R成分信号等からなるコンボジット信号を生成する。また、ステレオ復調回路44は、L+R成分信号の高周波成分(高調波成分又はサイドローブ)を減衰するHCC回路46と、L+R成分信号及びL-R成分信号からL成分信号及びR成分信号の2つの信号を生成する演算回路47とを備えて構成される。ステレオ復調回路44において、  
25 L-R成分信号は、38kHzの周波数をもつ信号と混合される。一方、

L+R成分信号は、HCC回路46に入力される。HCC回路46において、L+R成分信号は、そのまま通過する経路（経路S1）と抵抗46-1及びコンデンサ46-2からなるローパスフィルタ（積分回路）によって高周波成分を減衰する経路（経路S2）の2つの経路に分岐させられる。HCC回路46

5 に入力されるL+R成分信号は、受信レベルが十分高いとき、ほとんどのL+R成分信号は経路S1を通った信号が出力され、反対に受信レベルが低くなると、その受信レベルに応じて、経路S2を通った信号が出力される割合が増えるように制御される。このように、L+R成分信号は、受信レベルの低下に伴ってノイズとなるL+R成分信号の高周波成分が増すので、HCC回路44は、

10 受信レベルに応じて経路S2を通ったL+R成分信号を増やし、L+R成分信号の高周波成分を減衰している。すなわち、受信レベルの低下に伴ってローパスフィルタのカットオフ周波数を小さくしている。また、このように受信レベルに応じて高周波成分を減衰する制御は、ミキサ回路46-3に入力されるRSSI (Received Signal Strength Indicator) 信号に基づいて行われる。RSSI信号は、受信レベルの情報をもつ信号である。

15

図2は、HCC回路46の回路構成を示す図である。

図2に示すように、例えば、ミキサ回路46-3は、6つのトランジスタ50や定電流回路51などから構成される差動増幅器であって、RSSI信号と

20 基準電圧との差に基づいて、経路S2に流れるL+R成分信号の割合を制御している。

そして、図1に示すように、ミキサ回路46-3から出力されたL+R成分信号及び38kHzの信号と混合されたL-R成分信号は、演算回路47において、L成分信号とR成分信号とに分けられ、それぞれ、ディエンファシス回路

25 45に出力され、抵抗45-1及びコンデンサ45-2（外付け）からなる

ローパスフィルタによって高周波成分が減衰される。

- しかしながら、従来の受信機40におけるHCC回路46の抵抗46-1及びコンデンサ46-2からなるローパスフィルタのカットオフ周波数は、約1 kHz周辺と周波数が低いところで可変するために、コンデンサ46-2の容量を大きくする必要があり、ICチップ内部に構成することが困難であった。

このように、従来の受信装置においては、HCC回路46のコンデンサ46-2が外付けとなるために、プリント基板上にICチップの他にコンデンサも実装しなければならないので、プリント基板の実装面積が増大し、装置全体の大型化の原因となっていた。

- また、その外付けコンデンサの部品代やその外付けコンデンサのプリント基板への実装代に伴う生産コストの増大という点も問題であった。

そこで、本発明では、プリント基板の実装面積やコストが増大することを抑えることが可能な受信機を提供することを目的とする。

#### 15 発明の開示

上記の課題を解決するために本発明では、以下のように構成した。

すなわち、本発明の受信機は、受信信号を復調する復調回路の後段に接続される、ハイカットコントロール機能とディエンファシス機能とを併せ持つ高周波減衰回路の時定数を受信レベルに基づいて可変させることを特徴とする。

- これより、ハイカットコントロール機能で必要な部品と、ディエンファシス機能で必要な部品とを共有することができるので、例えば、従来の受信機におけるHCC回路で必要であった外付けコンデンサを省略することができ、ICチップ面積やコストの増大を抑えることが可能となる。

- また、本発明の受信機は、受信信号を復調する復調手段と、該復調手段の後段に接続され、受信信号の高周波成分を減衰する減衰手段と、該減衰手段の力

ットオフ周波数を可変させる可変手段と、上記受信信号の受信レベルに基づいて、上記可変手段の動作を制御するための制御信号を生成する生成手段とを備えることを特徴とする。

- また、上記受信機は、FM受信信号を受信した場合、上記生成手段が、該FM受信信号の受信レベルに基づいて、上記可変手段の動作を制御するための制御信号を生成するようにしてもよい。

また、上記受信機は、上記生成手段が、上記受信信号の受信レベルが低くなるにつれて、上記減衰手段のカットオフ周波数が小さくなるように制御信号を生成するようにしてもよい。

- 10 これより、減衰手段において、受信レベルに応じて受信信号の高周波成分を減衰するための部品と、受信信号の受信レベルを所定の受信レベルに減衰させるための部品を共有することができるので、例えば、従来の受信機におけるHCC回路で必要であった外付けコンデンサを省略することができ、ICチップ面積やコストの増大を抑えることが可能となる。
- 15 また、本発明の受信機は、受信されたFM信号を復調する復調手段と、該復調手段の後段に接続される2つ以上の抵抗からなる抵抗体と、該抵抗体の抵抗値を切り替える切替手段と、上記抵抗体との組み合わせによって上記復調されたFM信号の高周波成分を減衰するコンデンサと、上記FM信号の受信レベルに基づいて、上記切替手段の切替動作を制御するための制御信号を生成する生成手段とを備えることを特徴とする。

20 また、上記受信機は、上記生成手段が、上記受信信号の受信レベルが低くなるにつれて、上記抵抗体の抵抗値が大きくなるように制御信号を生成するようにしてもよい。

- これより、FM受信信号の受信レベルに応じてそのFM受信信号の高周波成分を減衰するためのコンデンサと、FM受信信号の受信レベルを所定の受信レ
- 25

ベルに減衰させるためのコンデンサを共有することができるので、例えば、従来のFM受信機におけるHCC回路で必要であった外付けコンデンサを省略することができるので、ICチップ面積やコストの増大を抑えることが可能となる。

- 5      また、本発明の受信機は、FM信号又はAM信号を受信する受信機において、上記FM信号又は上記AM信号を復調する復調手段と、該復調手段の後段に接続される2つ以上の抵抗からなる抵抗体と、該抵抗体の抵抗値を切り替える切替手段と、上記抵抗体との組み合わせによって上記復調されたFM信号又はAM信号の高周波成分を減衰するコンデンサと、上記FM信号の受信レベルに基づいて、上記切替手段の切替動作を制御するための制御信号を生成する第1の生成手段と、上記AM信号に基づいて、上記切替手段の切替動作を制御するためのAM用制御信号を生成する第2の生成手段と、受信される受信信号に基づいて、上記制御信号又は上記AM用制御信号の一方を選択して上記切替手段に出力する選択手段とを備えることを特徴とする。
- 10      また、上記受信機の上記第1の生成手段が、上記FM信号の受信レベルが低くなるにつれて、上記抵抗体の抵抗値が大きくなるように制御信号を生成するようにしてもよい。

- また、上記受信機は、更に、ディエンファシス機能の時定数を変えるために、上記切替手段の切替動作を制御するためのFM用制御信号を生成する第3の生成手段を備え、上記選択手段が、受信される受信信号に基づいて、上記制御信号、上記AM用制御信号、又はFM用制御信号の何れかを選択して上記切替手段に出力するようにしてもよい。
- 20

- これより、FM受信信号の受信レベルに応じてそのFM受信信号の高周波成分を減衰するためのコンデンサと、FM受信信号の受信レベルを所定の受信レベルに減衰させるためのコンデンサと、AM受信信号のローパスフィルタのコ
- 25

ンデンサとを共有することができるので、例えば、従来のAM及びFM受信機におけるHCC回路やローパスフィルタなどで必要であった外付けコンデンサを省略することができるので、ICチップ面積やコストの増大を抑えることが可能となる。

5

#### 図面の簡単な説明

本発明は、後述する詳細な説明を、下記の添付図面と共に参照すればより明らかにするであろう。

図1は、従来の受信器を説明する図である。

10 図2は、HCC回路の回路構成を示す図である。

図3は、本発明の実施形態の受信機を説明する図である。

図4は、HCCディエンファシス回路のスイッチの切り替え動作を説明する図である。

15 図5(a)は、NOT回路及びAND回路から構成されるスイッチ駆動回路23を示す図である。

図5(b)は、スイッチの回路構成の具体例を示す図である。

図6は、その他の実施形態である受信機を説明する図である。

図7は、その他の実施形態である受信機を説明する図である。

20 発明を実施するための最良の形態

以下、本発明の実施の形態を図面を用いて説明する。

図3は、本発明の実施形態の受信機を説明する図である。

25 図3に示すように、受信機10は、アンテナ11と、フロントエンド部12と、FM検波部13と、ステレオ復調部14（復調手段）と、ハイカットコン  
トロール機能とディエンファシス機能とを併せ持つHCCディエンファシス回



路 1 5 (高周波減衰回路) と、制御回路 1 6 (生成手段)、A/D 変換回路 1 7 とを備えて構成される。なお、フロントエンド部 1 2 は、受信信号の同調処理を行う以外にも、受信信号の周波数を搬送周波数帯域から中間周波数に変換する処理などの各種処理を行う。

- 5 上記 FM 検波部 1 3 は、フロントエンド部 1 2 で処理された受信信号から L + R 成分信号及び L - R 成分信号等からなるコンボジット信号を生成する。また、ステレオ復調回路 1 4 は、L + R 成分信号及び L - R 成分信号から L 成分信号及び R 成分信号の 2 つの信号を生成する演算回路 1 4 - 1 を備えて構成される。そして、L 信号及び R 信号は、HCC ディエンファシス回路 1 5 に入力
- 10 される。

- 上記 HCC ディエンファシス回路 1 5 は、8 つの抵抗 1 8 (1 8 - 1、1 8 - 2、...、1 8 - 8) と、受信信号の受信レベルに応じて抵抗 1 8 (抵抗体) の抵抗値を切り替えて、HCC ディエンファシス回路 1 5 のカットオフ周波数を可変させるスイッチ 1 9 (切替手段又は可変手段) と、コンデンサ 2 0
- 15 とを備えて構成される。抵抗 1 8 とコンデンサ 2 0 とからなる構成 (減衰手段) によって、受信信号の高周波成分を減衰させている。なお、抵抗 1 8 及びコンデンサ 2 0 は、L 信号部も R 信号部も同じ符号を付しているが、その抵抗値や容量値は、それぞれ任意に設定可能である。

- 本実施形態の受信機 1 0 の特徴とする点は、従来のディエンファシス回路 4
- 20 5 のコンデンサ (外付け) 4 5 - 2 を HCC 回路 4 6 のコンデンサ (外付け) 4 6 - 2 にも使用する点である。先ず、受信レベルの情報をもつ RSSI 信号を A/D 変換回路 1 7 でデジタル信号に変換する。そして、制御回路 1 6 は、そのデジタル信号と基準値とを比較した結果に基づいて、HCC ディエンファシス回路 1 5 の 8 つの抵抗 1 8 をスイッチ 1 9 で切り替えることによって、抵
- 25 抗 1 8 及びコンデンサ 2 0 からなるローパスフィルタの時定数が変わるように、

- (又は抵抗 18 及びコンデンサ 20 からなるローパスフィルタのカットオフ周波数が変わるように) 制御を行う。すなわち、RSSI 信号が十分大きいとき (受信レベルが高いとき) は、上記ローパスフィルタの時定数が小さくなるように (上記ローパスフィルタのカットオフ周波数が大きくなるように)、抵抗 18 を選択し、また、RSSI 信号が小さくなるときは (受信レベルが低くなるにつれて)、上記ローパスフィルタの時定数が大きくなるように (上記ローパスフィルタのカットオフ周波数が小さくなるように)、抵抗 18 を選択する。なお、従来におけるディエンファシス回路 45 のコンデンサ 45-2 の容量と、HCC 回路 46 のコンデンサ 46-2 の容量との 2 つのコンデンサの容量は、
- 10 同程度の大きさであるので、コンデンサを共有することができる。

- このように、受信信号の高周波成分を減衰するための HCC 回路に備えるコンデンサと、ディエンファシス回路に備えるコンデンサとを共有することができるので、従来の受信機 40 の HCC 回路 46 に設けられていた外付けコンデンサ 46-2 を省略することができると共に、IC チップとコンデンサ 46-2 とを接続するための出力端子 (ピン) を無くすことができ、プリント基板面積を小さくすることが可能となる。また、外付けコンデンサを 1 つ省略することができるので、コストの増大を抑えることが可能である。
- 15

- なお、本実施形態の受信機 10 では、受信レベルに応じてスイッチ 19 を切り替え、8 つの抵抗 18 内、どの抵抗 18 を使用するか選択する構成であるが、これは、抵抗 18 を切り替えるための制御信号を 3 ビットのデジタル信号としているためである。時定数を更に細かく制御する場合は、抵抗数と制御信号のビット数を増やすことなどが考えられる。
- 20

次に、HCC ディエンファシス回路 15 のスイッチ 19 の切り替え動作を詳しく説明する。

- 25 図 4 は、HCC ディエンファシス回路 15 のスイッチ 19 の切り替え動作を

説明する模式図である。なお、スイッチ19の切り替え動作は、L信号又はR信号のどちらの信号の回路構成も同様な回路構成であり、図4では、L信号におけるHCCディエンファシス回路15の時定数を切り替える動作を説明する。

- 図4に示すように、HCCディエンファシス回路15は、8つの抵抗18  
5 (18-1、18-2、・・・、18-8)と、その8つの抵抗18にそれぞれ対応する8つのスイッチ19(19-1、19-2、・・・、19-8)と、コンデンサ20とを備えている。8つのスイッチ19の端子は、8つの抵抗18の間にそれぞれ接続され、スイッチ19の他方の端子は、コンデンサ20に接続されている。
- 10 まず、受信レベルが上限値(所定値)以上であることを説明する。制御回路16は、受信レベルが上限値以上であるとき、HCCディエンファシス回路15の時定数を小さくするような制御信号を出力する。すなわち、A/D変換回路17においてA/D変換されたRSSI信号を制御回路16に出力し、そのデジタル信号(RSSI信号)と基準信号との差が上限値以上であれば、スイ  
15 ャッチ19-1をオンさせる制御信号を制御回路16から出力する。スイッチ19-1がオンすることによって、受信信号(L出力信号)は、抵抗18-1及びスイッチ19-1を介して出力される。受信レベルが十分高いとき(上限値以上のとき)は、高周波成分を減衰する必要がないので、HCCディエンファシス回路15のローパスフィルタのカットオフ周波数は大きいままでよ  
20 い。すなわち、HCC回路の機能は必要なく、ディエンファシス回路の機能だけでよい。

- 次に、受信レベルが上限値(所定値)よりも低く、下限値(所定値)よりも高い場合を説明する。制御回路16は、受信レベルが上限値よりも低く、下限値よりも高い場合、受信レベルに応じてHCCディエンファシス回路15の時  
25 定数を可変させるような制御信号を出力する。すなわち、受信レベルが小さく

- なる場合は、HCCディエンファシス回路15の時定数を大きくし（カットオフ周波数を小さくし）、受信レベルが大きくなる場合は、HCCディエンファシス回路15の時定数を小さくする（カットオフ周波数を大きくする）。具体的には、RSSI信号をA/D変換し、そのデジタル信号（RSSI信号）と
- 5 基準信号との差が上限値よりも小さく、下限値よりも大きい場合、そのデジタル信号と基準信号との差の信号に対応するスイッチ19（スイッチ19-2、19-3、19-4、19-5、19-6、及び19-7の内の1つのスイッチ）をオンさせる制御信号を制御回路16から出力する。例えば、受信レベルに応じてスイッチ19-4がオンした場合、受信信号は、抵抗18-1、18
- 10 -2、18-3、18-4、及びスイッチ19-4を介して出力される。このように、受信レベルに基づいて、HCCディエンファシス回路15におけるローパスフィルタの時定数（カットオフ周波数）を可変させることによって、高周波成分を減衰すること（ハイカットコントロール機能：聴感特性を良くするための機能）ができると共に、強調された受信信号を元に戻すこと（ディエン
- 15 ファシス機能）ができる。

- 次に、受信レベルが下限値（所定値）以下の場合を説明する。制御回路16は、受信レベルが下限値以下であるとき、HCCディエンファシス回路15の時定数を大きくするような（HCCディエンファシス回路15のカットオフ周波数を小さくするような）制御信号を出力する。すなわち、RSSI信号のデ
- 20 ジタル信号と基準信号との差が下限値以下であれば、スイッチ19-8をオンさせる制御信号を制御回路16は出力する。スイッチ19-8がオンすることによって、受信信号は、抵抗18-1～18-8及びスイッチ19-1を介して出力される。受信レベルが十分低いとき（下限値以下のとき）、受信信号は、全ての抵抗18を通るようにして（時定数を最も大きくして）、HCCディ
- 25 ンファシス回路15におけるローパスフィルタのカットオフ周波数を小さくし、

高周波成分を十分に減衰する。

ここで、更に、HCCディエンファシス回路15の構成を詳細に説明する。

図5は、NAND回路やNOT回路などの論理回路から構成されるHCCディエンファシス回路15の具体例を示す図であり、図5(a)は、NOT回路  
5 21及びNAND回路22から構成され、スイッチ19を駆動させるためのスイッチ駆動回路23を示す図であり、図5(b)は、スイッチ19の回路構成の具体例を示す図である。このように、スイッチ19及びスイッチ駆動回路23を構成することによって、コンデンサ20(外付け)以外のHCCディエンファシス回路15をICチップに実装することが可能となる。

10 例えば、上述した受信レベルと基準信号との差が上限値以上(7以上)であるときで、スイッチ19-1がオンする場合を説明する。

まず、制御回路16は、受信レベルと基準信号との差の値が上限値以上であるとき、HCCディエンファシス回路15の時定数を小さくするように3ビットの制御信号、1、1、及び1をスイッチ駆動回路23-1のSW2、SW1、  
15 及びSW0にそれぞれ出力する。スイッチ駆動回路23-1は、制御信号、1、1、及び1が入力されると、2つのNOT回路21を介し、SW2Hに、1、SW2Lに、0、SW1Hに、1、SW1Lに、0、SW0Hに、1、SW0Lに0を出力する。

スイッチ駆動回路23-2は、図3(a)では省略しているが、NOT回路  
20 21とNAND回路22とからなる8つの論理回路24(24-1、24-2、・・・、24-8)から構成される。論理回路24の出力信号は、8つのスイッチ19-1~19-8の2つの入力端子(R1~R16)にそれぞれ入力される。論理回路24-1のSW2H、SW1H、及びSW0Hに、1、1、及び1が入力されると、R1及びR2からは、1及び0が出力される。スイ  
25 チ19-1のR2に入力される0は、1に反転し、その結果、スイッチ19-

1はオンする。このとき、スイッチ19-1以外のスイッチ19-2~19-8には、スイッチ19-1とは反対の信号、0及び1が入力されるのでオンしない(例えば、スイッチ19-2のR3には、0が、R4には1が入力される)。このように、スイッチ19-1のみをオンさせる場合は、制御回路16  
5 からスイッチ駆動回路23-1に3ビットの制御信号111を出力させる。また、例えば、スイッチ19-2をオンさせる場合は、制御回路16からスイッチ駆動回路23-1のSW2、SW1、Sw0に3ビットの制御信号、1、1、及び0を出力させる。また、スイッチ19-8をオンさせる場合は、制御回路16からスイッチ駆動回路23-1に3ビットの制御信号、0、0、及び0を  
10 出力させる。

すなわち、制御回路16は、受信レベルと基準信号との差が7以上の値を示すとき、1、1、及び1の制御信号をスイッチ駆動回路23-1に出力し、受信レベルと基準信号との差が0~6の値を示すとき、その差の値に対応する制御信号をスイッチ駆動回路23-1に出力し、受信レベルと基準レベルとの差  
15 が負の値を示すとき、0、0、及び0の制御信号をスイッチ駆動回路23-1に出力し、スイッチ19を駆動制御させる。

このように、HCCディエンファシス回路15の時定数は、受信レベルがある上限値以上である場合、小さいままでよく、また、受信レベルがある下限値以下である場合、最も大きくなるように設定され、受信レベルが上限値よりも  
20 小さく、下限値よりも大きい場合は、受信レベルに基づいた時定数に設定される。このように、受信レベルに基づいてスイッチ19で選択された抵抗18とコンデンサ20とによってHCCディエンファシス回路15における時定数が可変し(カットオフ周波数が可変し)、受信レベルが低くなるとノイズの原因となる高周波成分が減衰される。これより、受信信号の受信レベルに応じて高  
25 周波成分を減衰するためのHCC回路と受信信号を減衰させるためのディエン

ファシス回路とを共有して構成することができるので、受信機10を構成するプリント基板面積を小さくすることが可能となる。

なお、本発明は、以上に述べた実施の形態に限定されるものではなく、本発明の要旨を逸脱しない範囲内で種々の構成または形状を取ることができる。

5 図6は、他の実施形態の受信機30を説明する図である。

図6に示すように、受信機30は、アンテナ11と、フロントエンド部12と、FM検波部13と、ステレオ復調部14と、HCCディエンファシス回路15と、制御回路16（第1の生成手段：HCCディエンファシス回路15におけるハイカットコントロール機能の時定数を可変させるための制御信号を生成するための手段）、A/D変換回路17と、AM（Amplitude Modulation）信号の同調処理やAM信号の周波数を搬送周波数帯域から中間周波数に変換する処理などの各種処理を行うAMフロントエンド部31と、AM検波部32と、HCCディエンファシス回路15に出力する信号をステレオ復調回路14から出力されるコンボジット信号又はAM検波部32から  
10 出力されるAM受信信号のどちらか一方に切り替えるAMFM切替部33と、選択回路34（選択手段）とを備えて構成される。なお、図3の受信機10の構成と同じ構成のものについては、同じ符号をつけ、その説明を省略する。また、上記ステレオ復調部14と上記AM検波部32とをまとめて1つの復調回路（復調手段）として構成してもよい。

20 上記受信機10と異なる点は、選択回路34を制御回路16に付している点である。選択回路34から出力される信号は、スイッチ19（切替手段）の動作を制御する信号である。選択回路34には、FM受信信号の受信レベルに応じてスイッチ19の動作を制御する信号の他に、AM信号を受信する場合にHCCディエンファシス回路15における抵抗18の抵抗値がそのAM信号に基  
25 づく固定の抵抗値になるためのAM用LPF時定数制御信号、それらの制御信

号を切り替えるための受信バンド切替信号、及び使用される国（国毎に異なる周波数）に応じてディエンファシス機能の時定数を変えるためのディエンファシス時定数切替信号などが入力される。なお、上記AM用LPF時定数制御信号及び上記ディエンファシス時定数切替信号は、それぞれ図6では図示されて

5 いないAM用生成回路（第2の生成手段）及び時定数切替回路（第3の生成手段：HCCディエンファシス回路15におけるディエンファシス機能の時定数を可変させるための制御信号を生成するための手段）によって生成される。また、上記AM用LPF時定数制御信号は、例えば、生産ライン工程などにおいて、その制御信号の設定値を変えることで、HCCディエンファシス回路15

10 における抵抗18の抵抗値を任意に変更することができる。また、上記ディエンファシス時定数切替信号を、図3の受信機10における制御回路16に入力することによってHCCディエンファシス回路15におけるディエンファシス機能の時定数を可変させるようにしてもよい。

例えば、選択回路34は、受信バンド切替信号により、FM受信信号について

15 制御するのかわかAM受信信号について制御するのかわかを判断し、スイッチ19に所定の制御信号を出力する。すなわち、選択回路34は、受信バンド切替信号のもつ情報が、FM受信信号を制御するための指示情報であれば、上述したように、FM受信信号の受信レベルに応じてスイッチ19を選択し、高周波成分を減衰させる制御信号を出力する。一方、受信バンド切替信号のもつ情報が、

20 AM受信信号を制御するための指示情報であれば、AM用LPF時定数制御信号（AM用制御信号）を基にスイッチ19を選択し、AM受信信号用のカットオフ周波数によりAM受信信号の高周波成分を減衰させる。また、選択回路34は、ディエンファシス時定数切替信号により、各国に対応する時定数となるように、スイッチ19を制御する。

25 このように、FM及びAM受信信号を受信する受信機において、FM受信信



号を受信する場合は、HCC回路のコンデンサとディエンファシス回路のコンデンサとを共有することができ、また、AM受信信号を受信する場合は、HCCディエンファシス回路15のスイッチ19を選択することによってAM受信信号用のLPFの時定数（AM受信信号を受信する際に必要なカットオフ周波数）に切り替えることができる。このように、コンデンサ20をHCC回路、ディエンファシス回路、及びAM用LPFにおいて共有することができるので、プリント基板面積やコストの増大を抑えることが可能となる。

なお、本実施形態の受信機10又は30において、制御回路16に入力する基準信号の設定やスイッチ19の動作を制御する際の上限值及び下限値の設定をマイクロコンピュータなどに行わせるようにしてよい。

また、図7は、他の実施形態の受信機を説明する図である。なお、図7は、特徴部分のみを図示する。

図7に示す受信機において特徴とする点は、図3に示すHCCディエンファシス回路15の8つの抵抗18を並列に接続している点である。

図7に示すように、HCCディエンファシス回路35の抵抗18（18-1～18-8）は、並列に接続されており、上記HCCディエンファシス回路15と同様に受信信号の受信レベルに基づいて、スイッチ19の動作を制御する。すなわち、受信レベルが低くなるにつれて、カットオフ周波数が小さくなるように抵抗体の抵抗値を切り替える。なお、例えば、並列に接続される抵抗18は、それぞれ異なる抵抗値であって、制御回路16からは、受信レベルが低くなるにつれて、抵抗値の大きい抵抗18が選択されるような制御信号がスイッチ19へ出力される。

このように、抵抗値の異なる抵抗を並列に接続しても、受信信号の受信レベルに基づいて、抵抗を切り替えることによって、カットオフ周波数を変えるこ

とが可能となる。

なお、本実施形態の受信機では、プリント基板面積を小さくする目的で、H  
C回路及びディエンファシス回路のそれぞれの機能を併せ持つように構成し  
たことによって、従来の受信機よりも抵抗や制御回路16などが増えた分、基  
板面積が大きくなったように見えるが、外付けコンデンサの設置スペースに比  
5 べれば、ICチップ上の抵抗や制御回路16による面積の増大は非常に小さい。

本発明の受信機によれば、受信信号を復調する復調回路の後段に接続される、  
ハイカットコントロール機能とディエンファシス機能を併せ持つ高周波減衰回  
路の時定数を受信レベルに基づいて可変させている。これより、ハイカットコ  
ントロール機能とディエンファシス機能とで必要な部品、例えば、外付けコン  
10 デンサなどを共有することができるので、その外付けコンデンサを省略するこ  
とができるので、プリント基板面積を小さくすることができ部品代や実装代に  
伴うコストも抑えることができる。

また、ICチップとコンデンサとを接続するための出力端子（ピン）も無く  
15 することができるので、その分のプリント基板面積も小さくすることが可能とな  
る。

また、プリント基板面積の小さくできるので、コストの増大を抑えることが  
可能である。

## 請 求 の 範 囲

1. 受信信号を復調する復調回路の後段に接続される、ハイカットコントロール機能とディエンファシス機能とを併せ持つ高周波減衰回路の時定数を受信  
5 レベルに基づいて可変させることを特徴とする受信機。
2. 受信信号を復調する復調手段と、  
上記復調手段の後段に接続され、受信信号の高周波成分を減衰する減衰手段  
と、  
10 上記減衰手段のカットオフ周波数を可変させる可変手段と、  
上記受信信号の受信レベルに基づいて、上記可変手段の動作を制御するため  
の制御信号を生成する生成手段と、  
を備えることを特徴とする受信機。
- 15 3. 請求の範囲第2項に記載の受信機において、  
上記生成手段は、当該受信機がFM受信信号を受信した場合、該FM受信信号  
の受信レベルに基づいて、上記可変手段の動作を制御するための制御信号を  
生成することを特徴とする受信機。
- 20 4. 請求の範囲第2項に記載の受信機において、  
上記生成手段は、上記受信信号の受信レベルが低くなるにつれて、上記減衰  
手段のカットオフ周波数が小さくなるように制御信号を生成することを特徴と  
する受信機。
- 25 5. 受信されたFM信号を復調する復調手段と、

- 上記復調手段の後段に接続される2つ以上の抵抗からなる抵抗体と、  
上記抵抗体の抵抗値を切り替える切替手段と、  
上記抵抗体との組み合わせによって上記復調されたFM信号の高周波成分を減衰するコンデンサと、
- 5    上記FM信号の受信レベルに基づいて、上記切替手段の切替動作を制御するための制御信号を生成する生成手段と、  
を備えることを特徴とする受信機。
6.    請求の範囲第5項に記載の受信機において、
- 10    上記生成手段は、上記受信信号の受信レベルが低くなるにつれて、上記抵抗体の抵抗値が大きくなるように制御信号を生成することを特徴とする受信機。
7.    FM信号又はAM信号を受信する受信機において、  
上記FM信号又は上記AM信号を復調する復調手段と、
- 15    上記復調手段の後段に接続される2つ以上の抵抗からなる抵抗体と、  
上記抵抗体の抵抗値を切り替える切替手段と、  
上記抵抗体との組み合わせによって上記復調されたFM信号又はAM信号の高周波成分を減衰するコンデンサと、  
上記FM信号の受信レベルに基づいて、上記切替手段の切替動作を制御する
- 20    ための制御信号を生成する第1の生成手段と、  
上記AM信号に基づいて、上記切替手段が切替動作するためのAM用制御信号を生成する第2の生成手段と、  
受信される受信信号に基づいて、上記制御信号又は上記AM用制御信号の一方を選択して上記切替手段に出力する選択手段と、
- 25    を備えることを特徴とする受信機。

8. 請求の範囲第7項に記載の受信機において、

上記第1の生成手段は、上記FM信号の受信レベルが低くなるにつれて、上記抵抗体の抵抗値が大きくなるように制御信号を生成することを特徴とする受信機。

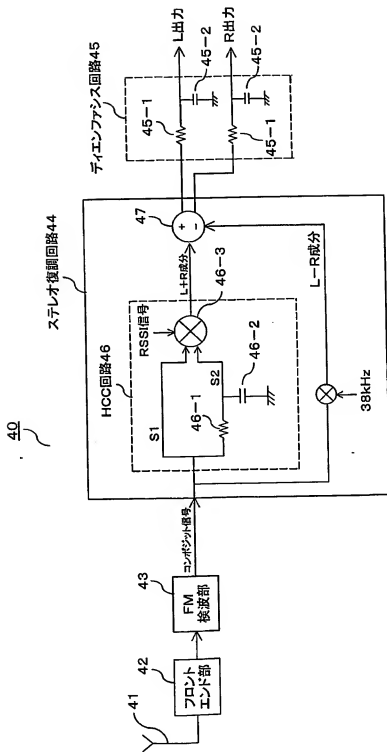
5 信機。

9. 請求の範囲第7項に記載の受信機において、

ディエンファシス機能の時定数を変えるために、上記切替手段の切替動作を制御するためのFM用制御信号を生成する第3の生成手段を更に備え、

10 上記選択手段は、受信される受信信号に基づいて、上記制御信号、上記AM用制御信号、又はFM用制御信号の何れかを選択して上記切替手段に出力することを特徴とする受信機。

1/7



2/7

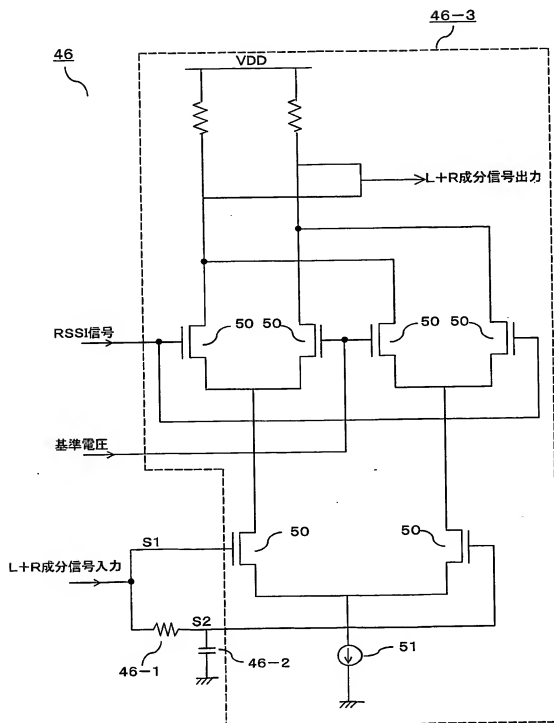


図2

3/7

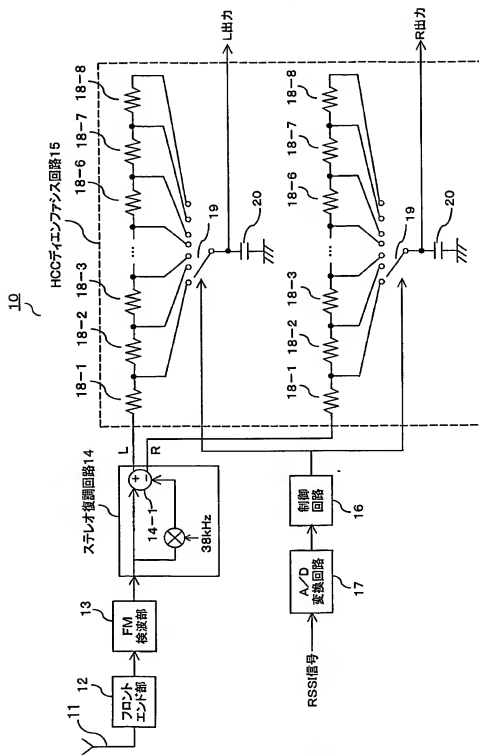


図3



4/7

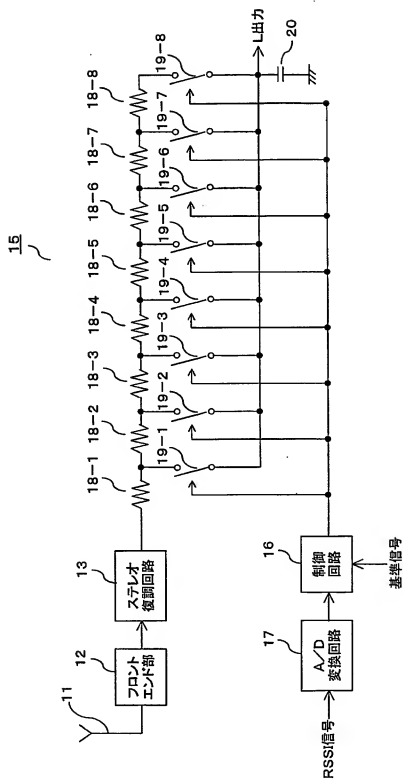


図4

5/7

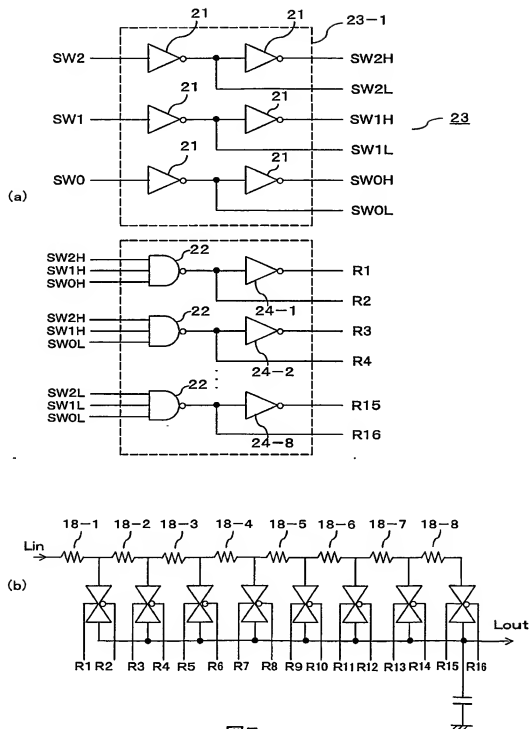


图5



7/7

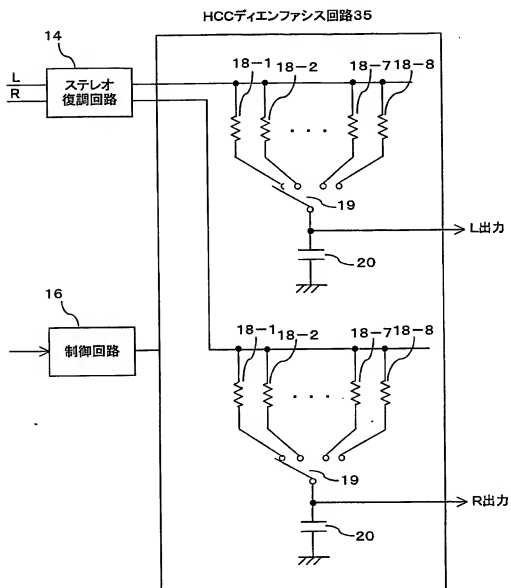


図7